

E7 オペアンプとアナログ演算回路

E7.1 はじめに

演算増幅器, あるいはオペアンプと呼ばれる電子回路要素を使うと, さまざまな演算機能をアナログ電圧を入出力信号として実現するアナログ演算回路が構成できる. 原理的には, 有理伝達関数で表わされる任意の入出力特性を実現できるので, 制御システムの補償要素, 信号処理のフィルタ, 動的システムのアナログシミュレータなど, 幅広い用途に応用されている. また, 各種のセンサやアクチュエータと, 電子機器や PC などとの間のインターフェイス回路を実現する要素としても重要な役割を果たす. 今回は, このようなオペアンプとアナログ演算回路について, 実際に回路を組んで実験しながら基礎知識を学ぼう.

今日の目標

1. オペアンプ IC を使ってアナログ演算回路を組める
2. オシロスコープとファンクション・ジェネレータを使って, アナログ演算回路の基本的な観測ができる

E7.2 演算増幅器 (オペアンプ)

E7.2.1 演算増幅器 (オペアンプ)

知識 E7.1 演算増幅器 (オペアンプ)

演算増幅器 (オペアンプ, Op Amp: Operational Amplifier) は, 差動電圧入力・単相電圧出力の線形増幅回路の一種である. 図 E7.1 のような回路記号で表わされる. 各端子は図 E7.2 のように周辺回路と接続される.

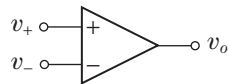


図 E7.1: オペアンプの回路図記号

知識 E7.2 理想のオペアンプ

通常, 以下の特徴を持つオペアンプを理想のオペアンプと呼ぶ.

- 入力電流が 0
- 増幅率 = ∞

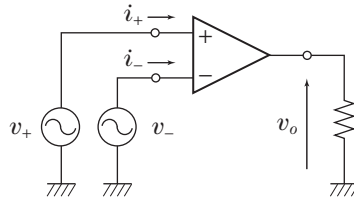


図 E7.2: オペアンプの特性を測るための等価回路

- 出力電圧は入力端子の電位差以外の要因の影響を受けない

この特性をブロック線図に表わすと、図 E7.3 のようになる。アナログ演算回路の基本特性は、この理想のオペアンプを想定して考えると分かりやすい。

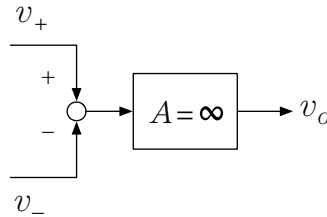


図 E7.3: 理想のオペアンプのブロック線図

E7.2.2 抵抗結合によるアナログ演算の基本回路

オペアンプは、そのままではなく他の回路素子を使ったフィードバック回路を構成して使用する場合が多い。なかでも、オペアンプを1つ使った基本回路は、より複雑なアナログ演算回路を構成する基本要素である。以下に、抵抗だけを使った3種類の代表的な基本回路を示す。理想のオペアンプの性質に基づいて、これらの回路の原理と特徴を考えてみよう。

例 E7.1 ボルテージフォロワ

図 E7.4 の構成の基本回路をボルテージフォロワと呼ぶ。周辺等価回路を含めた回路図は図 E7.5 のとおり。

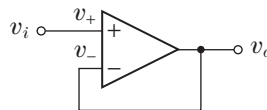


図 E7.4: ボルテージフォロワ

理想オペアンプを想定して入出力特性を求めてみよう。信号の関係をブロック線図に表わすと E7.6 のように描ける。この図から分かるように、出力から反転

E7.2. 演算増幅器 (オペアンプ)

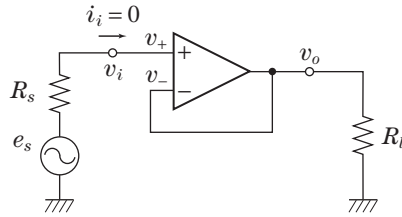


図 E7.5: 周辺の等価回路を含めたボルテージフォロワの回路図

入力へ電圧フィードバックが存在し、その開ループ一巡伝達関数は、 $L = A = \infty$ である。したがって、閉ループ伝達関数は、

$$\frac{v_o}{v_i} = \lim_{L \rightarrow \infty} \frac{L}{1 + L} = 1 \tag{E7.1}$$

となる。すなわち $v_o = v_i$ となり、入力と出力の電位が等しい。ボルテージフォ

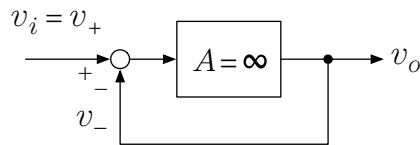


図 E7.6: ボルテージフォロワのブロック線図

ロワと呼ばれるのはこのためである。これは、一見意味のない回路のように思うかもしれないが、この回路の特徴は入出力インピーダンスにある。理想のオペアンプの場合、入力インピーダンスは ∞ だからこの回路の入力インピーダンスも ∞ 、出力電圧は負荷によらず不変だから出力インピーダンスは 0 である。この性質を利用して、電圧出力型センサの出力を受けたり、入力インピーダンスの低い回路に電圧信号を伝えるインターフェイス回路としてよく使われる。

知識 E7.3 仮想短絡 (バーチャルショート)

ボルテージフォロワの特性は、次のように考えることもできる。まず、回路の定常条件として、理想オペアンプのゲインは ∞ だから、その出力電圧 v_o が有限の値となるためには $v_+ - v_- = 0$ でなければならない。ボルテージフォロワの場合は $v_+ = v_o$ 、 $v_- = v_i$ だから、 $v_o = v_i$ となる。しかし、理想オペアンプの入力インピーダンスは ∞ だから入力電流 $i = i_+ = 0$ 、 $i_- = 0$ である。

このように、理想オペアンプが正常に機能して、入力端子間の電位差が 0、それぞれの入力端子への電流も 0 になっている状態を、**仮想短絡 (バーチャルショート)** と呼ぶ。この関係は、**ナレータ (nullator)**、**ノレータ (norator)** という仮想的な素子のペアを使って、図 E7.7 のように明示的に等価表現できる。ナレータは端子間の電圧・電流とも 0、ノレータは端子間の電圧・電流とも任意の仮想的な回路素子である。仮想短絡およびナレータ・ノレータ表記は、

オペアンプが有限の出力電圧で安定に動作しているという条件の下で、他のアナログ演算回路にも適用できる。

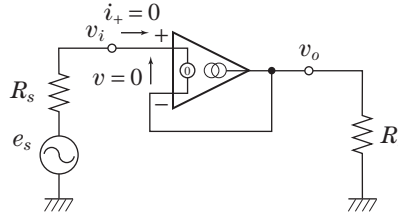


図 E7.7: ナレータ・ノレータ表記によるボルテージフォロワの等価回路

例 E7.2 反転増幅回路

図 E7.8 の回路について見てみよう。

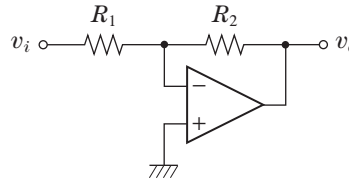


図 E7.8: 反転増幅回路

まず、周辺等価回路も含めて、ナレータ・ノレータ表記を使うと、図 E7.9 のとおり。この図で、理想オペアンプが有限の出力電圧で安定に動作しているとすると、仮想短絡により $v_- = v_+ = 0$ ，かつ $i_- = 0$ でなければならない。このことから、

$$\frac{v_i}{R_1} = -\frac{v_o}{R_2}, \quad \therefore \frac{v_o}{v_i} = -\frac{R_2}{R_1} \quad (\text{E7.2})$$

となり、ゲイン $-R_2/R_1$ の増幅回路であることが分かる。このため、図 E7.8 の回路を反転増幅回路と呼ぶ。この回路は、アナログ演算の基本要素としてよく使われる。例えば、 R_1 と入力枝を増やすことにより、重み付け加算が実現できる。符号が逆転することも用途によっては好都合である。出力インピーダンスは理想オペアンプではやはり ∞ だが、入力インピーダンスは R_1 となるので要注意。

例 E7.3 非反転増幅回路

図 E7.10 の回路は非反転増幅回路と呼ばれる。理想オペアンプによる入出力関係は、

$$\frac{v_o}{v_i} = 1 + \frac{R_2}{R_1} \quad (\text{E7.3})$$

E7.2. 演算増幅器 (オペアンプ)

5

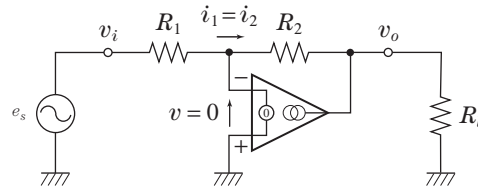


図 E7.9: 反転増幅回路と仮想短絡

となる。ボルテージフォロワと同様に、入力インピーダンスは ∞ 、出力インピーダンスは 0 である。このため、高インピーダンスで低出力の電圧型センサのインターフェイスなどに用いられる。

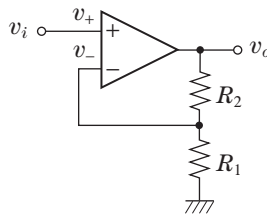


図 E7.10: 非反転増幅回路

準備課題 E7.1

仮想短絡の原理を使って、式 (E7.3) を自分で導いてみよう。

E7.2.3 現実のオペアンプ：オペアンプ IC

知識 E7.4 オペアンプ IC

オペアンプ IC は、理想のオペアンプに近い特性を実現するために作られた現実の回路素子である。これを使いこなすためには、理想のオペアンプとの違いを知っておく必要がある。

図 E7.11 は、1つの 8 ピン DIP パッケージに 2つの素子が入ったオペアンプ IC の例である。標準形としてはほかに 1 素子入り、4 素子入りのものがあるが、実装密度と周辺回路のレイアウトし易さのバランスの点で 2 素子入り扱いやすい。パッケージもさまざまなものがあるが、試作回路には手作業で配線しやすい DIP が適している。

理想のオペアンプとの端子の違いをこの例で見よう。まず、理想演算増幅器と同じ端子として、反転入力、非反転入力、出力があり、これらの機能は基本的に変わらない。一方、理想演算増幅器にない端子として、正電源、負電源（または電源接地）がある。

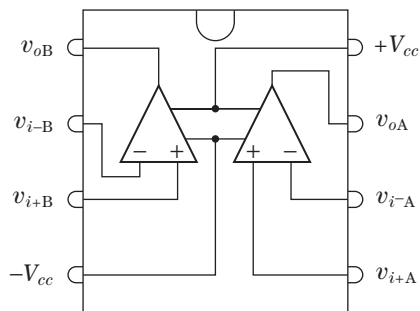


図 E7.11: 2-in-1 パッケージの代表的オペアンプ IC のピン配置図

知識 E7.5 オペアンプ IC を正しく使うための 3 つの要素

オペアンプ IC を正しく使うためには、これらの端子に適切な回路をつなぐ必要がある。このとき、知っておかなければならない 3 つの重要な点は、

1. 電源
2. 基準電位
3. バイパスコンデンサ (通称パスコン)

である。

まず、電源については言うまでもなく、これがなければ回路は働かない。電源の与え方として、**正負対称 2 電源**と**単電源**の 2 種類の構成があり、演算回路の設計に影響する。それは、オペアンプ IC が原則として電源電圧の範囲でしか動作しない (入力の許される範囲と、出力電圧を出せる範囲という 2 つの意味で) からである。

次に、アナログ演算回路の演算は、原則として**基準電位**に対する電位差を信号として行なわれる。このため、1 つのオペアンプの周りで基準電位が一定であることと、前後の回路に電圧情報を渡すときに IC 間で基準電位が一致していることが必要である。信号電圧はこの基準電圧を中心に变化するので、ふつうオペアンプの動作電圧範囲の中央値を基準電位とする、つまり、正負対称 2 電源の場合は電源の接地電位、単電源の場合は電源の 1/2 の電位である。実際の配線では、多くの場合、オペアンプごとに広帯域・高ゲインのフィードバック系が構成されているので、1 つのオペアンプの周りでは基準電位点を 1 点に集中配線しないと、ノイズや不安定な挙動の原因になる。前後の回路と基準電位を一致させる必要があるが、そのためには各回路の基準電位点同士を接続する。

オペアンプ IC は出力電圧が電源電圧の変動の影響を受けにくいように作られていて、その度合を表わす指標が**電源電圧除去比: PSRR**である。PSRR が大きいほど電源電圧変動の影響の抑制率が高く、普通 dB で表示される。実際のオペアンプ IC のデータを見ると、PSRR は低周波では非常に大きい、高周波では小さい。したがって、電源電圧変動は高周波ほど小さく抑えなければならない。ところが、オペアンプには過渡状態にはかなり高周波の電流が流れ

E7.2. 演算増幅器 (オペアンプ)

る。そのような帯域では配線がインダクタンスとして機能し、電源から IC までの電圧降下が無視できない。このため、過渡状態の動作電流の変化が電源電圧変動となって好ましくないフィードバックを引き起こし、回路の発振や振動現象を招く恐れがある。これを抑えるための手段がバイパスコンデンサ (通称パスコン) である。以上よりパスコンは、オペアンプ IC の電源端子と基準電位点との間に、最短距離で配線する必要がある。

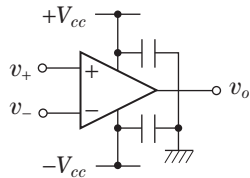


図 E7.12: 実際のオペアンプへの配線

実際のオペアンプに対する配線の様子を示すと、図 E7.12 のとおり。

知識 E7.6 理想との違い

理想のオペアンプの 3 つの性質に対して、オペアンプ IC は以下のような点で異なる。

- 入力電流が 0 ではない
- 差動増幅率は ∞ でなく、また信号周波数に依存した特性を持つ
- 出力は、入力端子の電位差以外のさまざまな要因の影響を受ける

詳細は省略するが、等価回路として表わせる違いを反転増幅回路を例に図示すると、図 E7.13 のようになる。

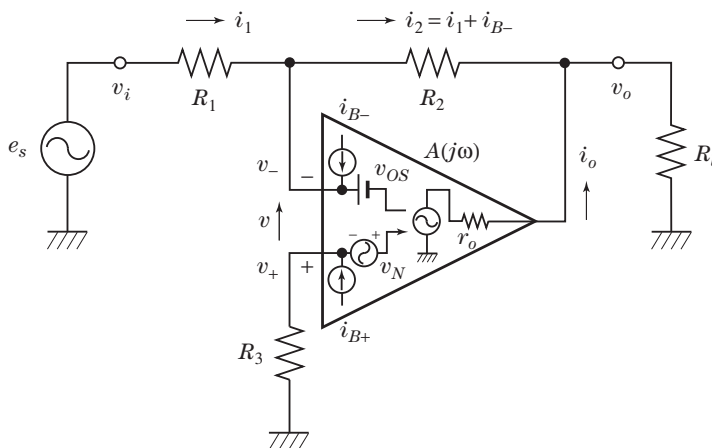


図 E7.13: 実際のオペアンプによる反転増幅回路

これらに関する実際の特徴は、オペアンプ IC の品種によって異なり、データシートに現われている。価格も、汎用のものと特殊なものでは大きく異なり、必ずしも性能に比例しない。高性能の回路を安価に実現するには、データシートの各項目の意味を理解して、用途に合った品種を適切に選ぶ必要がある。

E7.2.4 回路を組もう

2 in 1 タイプの汎用オペアンプ IC を使って、ボルテージフォロワと反転増幅の直列回路をブレッドボード上に組んでみよう。図 E7.14 に実体により忠実な配線図を示す。

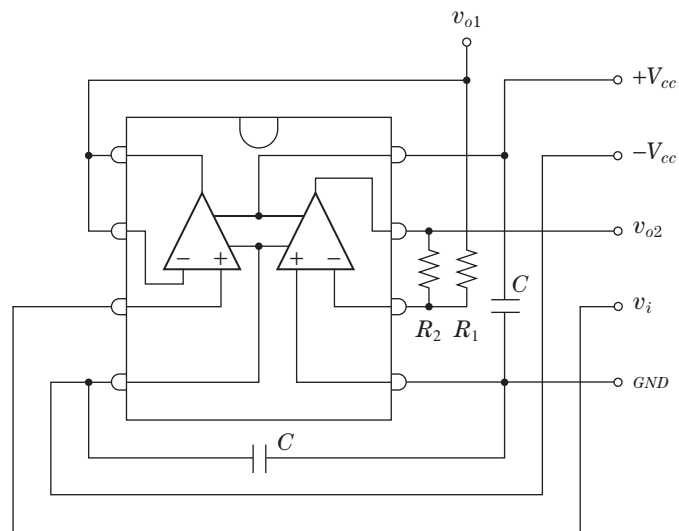


図 E7.14: ボルテージフォロワ+反転増幅回路の配線図

体験 E7.1 ブレッドボード上に図 E7.14 の回路を実装しよう

回路実装の手順は以下のとおり。

1. 準備

- 外部接続用端子の使い方のルールを決めておく：観測時に回路の入れ替えを速やかにするため。
- 実体配線図を用意する（今回は図 E7.14 を利用）。
- 必要な回路素子を用意する：オペアンプ IC LM358N 1 個、パソコン用 0.01 μ F ディスクセラミックコンデンサ 2 個、抵抗 47k, 100k Ω 各 1 本（ただし、 $R_1 = 47\text{k}\Omega$, $R_2 = 100\text{k}\Omega$ ）。

2. 配線

E7.2. 演算増幅器 (オペアンプ)

9

- (a) オペアンプ IC の配置を決める
 - 信号の流れに沿って整然と
 - 回路素子や配線の余地を十分に空けておく
- (b) 電源・パスコンを配線する
 - パスコンは IC パッケージごとに 1 組が目安
 - 電源の配線は、見やすくかつ短く
- (c) 信号の流れに沿って素子を配置し配線する
 - 信号基準電位 (接地点) の場所を決める: 基本回路, もしくはパッケージごとに 1 点にまとめる (これを **1 点接地** という)
 - 高インピーダンスの点からの配線: ノイズを拾わないように短く
 - 大きな電流 (電源) の配線: 両端に電位差を生じないように太く短く
 - 未使用素子の扱い: むだな動作電流・誤動作を避ける
 - フィードバックで出力電圧を確定: ボルテージフォロワを構成するのが簡単
 - 入力端子の電位を確定: 接地や信号源に
- (d) 不都合がおきたら前にもどってやり直し (慣れれば見通しが利くようになる)

3. 配線が終わったら

- いきなり電源・計測器類をつながない
- 電源配線の短絡・逆接続がないかテスターで確認

E7.2.5 波形を観測しよう

各自が組んだ被計測回路を, 計測回路に順次接続し (一度に 1 回路), 回路のふるまいを観測しよう.

注意: 計測回路・被計測回路とも, 再度使うので観測が終わっても解体しないこと.

体験 E7.2 ステップ応答観測: オペアンプ IC はどれだけ理想的か (1)

- 基本設定
 - FG
 - * 波形: 矩形波, 周波数: 100kHz, 振幅: 1V, オフセット: 0V
 - オシロ

- * 観測点
 - ・ 入力信号 : v_i
 - ・ 出力信号 : v_{o2}
- * 表示 : 2ch
- * トリガ源 : 入力信号

- 課題

1. 出力波形をスケッチしよう
 - 基本設定で
 - 入力信号振幅を大きくしてみると
2. IC の端子を指で触ってみると
 - 反転入力端子
 - 出力端子
3. 出力負荷を変える
 - 低抵抗 : 10Ω を出力-接地間につないだ場合と解放の場合を比較
 - 大容量 : $0.1\mu\text{F}$ を出力-接地間につないだ場合と解放の場合を比較
4. 配線の引き回しの影響はないか
 - 差動入力端子へのリードを長くしてみる
 - 出力端子からの引き回しを長くしてみる
 - いずれもノイズ源を近づけてみよう

体験 E7.3 入出力静特性観測 : オペアンプ IC はどれだけ理想的か (2)

- 基本設定

- FG
 - * 波形 : のこぎり波, 周波数 : 1kHz , 振幅 : 1V , オフセット : 0V
- オシロ
 - * 観測点
 - ・ 入力信号 : v_i
 - ・ 出力信号 : v_{o2}
 - * 表示 : $x - y$

- 課題

1. 基本設定で

E7.3. アナログ演算の基本回路

11

- 表示をスケッチしよう
 - 表示からゲインを読み取ろう
2. 入力振幅を大きくしていくと表示はどうなるか
 3. 回路パラメータの効果を見てみよう
 - ボルテージフォロワ：入力に直列に大抵抗（たとえば $4.7\text{M}\Omega$ ）を入れてみる
 - 反転増幅回路：出力負荷として低抵抗（たとえば 10Ω ）を接続してみる

E7.3 アナログ演算の基本回路

E7.3.1 一般的なアナログ演算基本回路

知識 E7.7 アナログ演算基本回路の一般型

抵抗以外の素子を使うと、オペアンプ1つで周波数特性を持った簡単な演算回路が実現できる。これは、アナログ制御の補償器や、各種のフィルタを実現するための基本要素となる。図 E7.15 は、そのような基本回路の構成を表わす。実際の回路素子としては、パラメータの調整が容易な抵抗とコンデンサを用いる場合が多い。

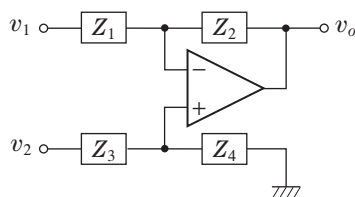


図 E7.15: 一般的なアナログ演算基本回路

原理 E7.1 アナログ演算基本回路の入出力特性

図 E7.15 の回路の伝達関数を、重ね合わせによって導こう。ただし、オペアンプは理想的であるとする。

まず、反転側入力だけに外部信号を加えた場合の等価回路は図 E7.16 のようになる。仮想短絡の性質を利用すると、反転増幅回路の場合と同様に、

$$v_o = -\frac{Z_2}{Z_1} v_1 \quad (\text{E7.4})$$

となる。

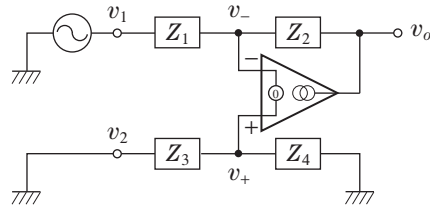


図 E7.16: 反転入力等価回路

次に，非反転側入力だけに外部信号を加えた場合の等価回路は図 E7.17 のようになる．入力信号が分圧されていることに配慮し，非反転増幅回路の結果を利用して，

$$v_o = \frac{Z_1 + Z_2}{Z_1} \frac{Z_4}{Z_3 + Z_4} v_2 \quad (\text{E7.5})$$

となる．

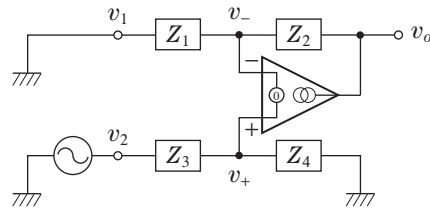


図 E7.17: 非反転入力等価回路

両者の結果を重ね合わせて，

$$v_o = \frac{Z_1 + Z_2}{Z_1} \frac{Z_4}{Z_3 + Z_4} v_2 - \frac{Z_2}{Z_1} v_1 \quad (\text{E7.6})$$

を得る．

原理 E7.2 アナログ演算基本回路の安定性

実際のオペアンプでは差動電圧ゲインが周波数特性を持つので，厳密には安定条件の確認が必要である．図 E7.15 の回路の場合，反転入力へのフィードバックがあり，そのループの一巡伝達関数は，

$$L = A \frac{Z_1}{Z_1 + Z_2} \quad (\text{E7.7})$$

となる．したがって，安定条件は， A の周波数特性に加えて使用する素子のインピーダンスに依存する．

E7.3.2 代表的なアナログ演算基本回路

図 E7.15 の基本回路の応用例を示す．

例 E7.4 1次遅れ要素

図 E7.18 は、制御系における 1 次遅れ要素の特性を持つ。実際、

$$Z_1 = R_1, \quad Z_2 = \frac{R_2}{1 + s C R_2}, \quad Z_3 = 0, \quad Z_4 = \infty \quad (\text{E7.8})$$

とした場合に相当するので、

$$\frac{v_o}{v_i} = -\frac{R_2}{R_1(1 + s C R_2)} \quad (\text{E7.9})$$

となる。

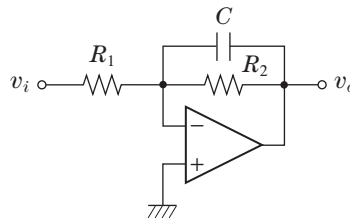


図 E7.18: 1次遅れ要素

例 E7.5 積分要素

図 E7.19 は、積分要素の特性を持つ。実際、

$$Z_1 = R, \quad Z_2 = \frac{1}{s C}, \quad Z_3 = 0, \quad Z_4 = \infty \quad (\text{E7.10})$$

とした場合に相当するので、

$$\frac{v_o}{v_i} = -\frac{1}{s C R} \quad (\text{E7.11})$$

となる。

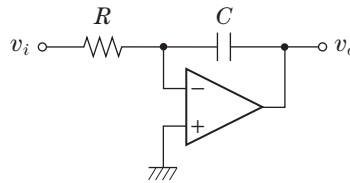


図 E7.19: 積分要素

例 E7.6 疑似微分要素

図 E7.20 は、疑似微分要素の特性を持つ。実際、

$$Z_1 = \frac{1 + s C R_1}{s C}, \quad Z_2 = R_2, \quad Z_3 = 0, \quad Z_4 = \infty \quad (\text{E7.12})$$

とした場合に相当するので,

$$\frac{v_o}{v_i} = -\frac{s C R_2}{1 + s C R_1} \quad (\text{E7.13})$$

となる. $\omega \ll \frac{1}{C R_1}$ [rad/s] の帯域で微分器として働く.

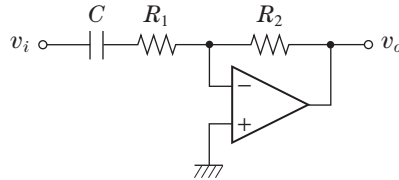


図 E7.20: 疑似微分要素

例 E7.7 遅れ進み/進み遅れ要素

図 E7.21 は, フィードバック制御系の補償器としてよく用いられる遅れ進み, または進み遅れ要素の特性を持つ. 実際,

$$Z_1 = \frac{R_1}{1 + s C_1 R_1}, \quad Z_2 = \frac{R_2}{1 + s C_2 R_2}, \quad Z_3 = 0, \quad Z_4 = \infty \quad (\text{E7.14})$$

とした場合に相当するので,

$$\frac{v_o}{v_i} = -\frac{R_2}{R_1} \frac{1 + s C_1 R_1}{1 + s C_2 R_2} \quad (\text{E7.15})$$

となる. $C_1 R_1 > C_2 R_2$ なら進み型, $C_1 R_1 < C_2 R_2$ なら遅れ型となる.

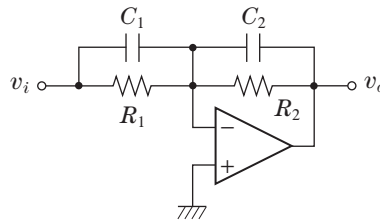


図 E7.21: 遅れ進み/進み遅れ要素

準備課題 E7.2

基本 4 回路の周波数応答 (周波数伝達関数) はどのようなになるか, ゲイン線図と位相線図の概形を描き, 特徴的な角周波数における値を示せ.

E7.3.3 回路を組もう

以上で示した基本的なアナログ演算基本 4 回路をブレッドボード上に組んでみよう.

E7.3. アナログ演算の基本回路

15

ヒント：先に作った反転増幅回路に手を加えれば簡単。

体験 E7.4 ブレッドボード上にアナログ演算基本 4 回路を実装しよう

手順は以下のとおり。

1. 準備

- 追加の回路素子を用意する
 - － マイラコンデンサ：0.01 μ F 3 個，0.001 μ F 1 個，0.022 μ F 1 個
 - － パラメータ設定
 - * 1 次遅れ要素： $R_1 = 47k\Omega$ ， $R_2 = 100k\Omega$ ， $C = 0.01\mu\text{F}$ 。
 - * 積分要素： $R = 100k\Omega$ ， $C = 0.01\mu\text{F}$
 - * 疑似微分要素： $R_1 = 47k\Omega$ ， $R_2 = 100k\Omega$ ， $C = 0.001\mu\text{F}$
 - * 遅れ進み／進み遅れ要素： $R_1 = 100k\Omega$ ， $R_2 = 47k\Omega$ ， $C_1 = 0.022\mu\text{F}$ ， $C_2 = 0.01\mu\text{F}$
- 配線図を書く：先の回路の反転増幅回路部分を修正すればよい

2. 配線：先に学んだ留意点に注意しながら

- (a) 追加の素子の配置と配線経路を決める
- (b) 実装

3. 配線が終わったら

- いきなり電源・計測器類をつながない
- 電源配線の短絡・逆接続がないかテスターで確認

E7.3.4 波形を観測しよう

実装した回路について、ふるまいや特性を調べ、理論値と比較してみよう。具体的には以下の手順を進める。

1. 予め各回路の伝達関数にパラメータを代入して、理論特性の特徴量を求めておく（準備課題で導出）。
2. それぞれの回路を順次計測用回路に接続して以下を観測し、特性が理論どおりか確認する。
 - ステップ応答
 - 周波数特性（リサージュ観察）

体験 E7.5 ステップ応答観測

ステップ応答観測は、アナログ電子回路を実装して電源の誤配線がないことを確認したあと、最初に行なうべき動作試験である。回路が正常に機能しているかどうかを、手早く確認するのに有効。例えば、安定性が十分でないと信号の立ち上がり・立ち下がり時に振動現象が生じる場合がある。

- 基本設定
 - FG
 - * 波形：矩形波，周波数：500Hz，振幅：1V，オフセット：0V
 - オシロ
 - * 観測点
 - ・ 入力信号： v_i
 - ・ 出力信号： v_{o2}
 - * 表示：2ch
 - * トリガ源：入力信号
- 課題：実際に以下を試してみよう
 1. 基本設定で
 - 表示をスケッチしよう
 2. 入力振幅を大きくしていくと表示はどうか

知識 E7.8 リサージュ図形と周波数応答観測

リサージュ図形 (Lissajous : 1822-1880) とは：単振動する 2 変数を x - y 軸に割り当てて描く図形。周波数比，振幅比，位相差が図形に反映される。

安定な線形動的システムに正弦波を入力したときの入出力信号でリサージュ図形を描くことにより，周波数応答の概要が簡便に観測できる。安定な線形動的システムの入力に正弦波を加えると，出力も同じ周波数の正弦波になる。入出力の振幅の比をゲイン，位相差を位相と見ると，周波数応答（周波数伝達関数）の値そのもの。したがって，入出力信号を x - y 表示すると，リサージュ図形から位相差が分かる。

準備課題 E7.3

オシロスコープに表示される輝点の横軸，縦軸の座標を $(x(t), y(t))$ とするとき， $x(t) = \cos \omega t$ ， $y(t) = A \cos(\omega t + \phi)$ となるように入力信号を加えると，輝点はどのような軌跡を描くか。軌跡の式を導き，その概形を描いて図中に特徴的な点の値を示せ。

体験 E7.6 周波数特性観測 (リサージュ)

リサージュ図形を利用して、実装したアナログ演算回路の周波数特性が理論どおりか調べてみよう。具体的には、

1. 信号周波数に対する主軸傾きの変化から、ゲイン線図の概形を確認する
2. リサージュ図形を見ながら位相遅れが 90° の整数倍となる周波数を求め、理論値と比較する

- 基本設定

- FG

- * 波形：正弦波，周波数：100Hz，振幅：1V，オフセット：0V

- オシロ

- * 観測点

- ・ 入力信号： v_i

- ・ 出力信号： v_{o2}

- * 表示： $x - y$

- 課題：実際に確認しよう

1. 基本設定で

- 表示をスケッチしよう

2. 周波数を徐々に上げてみる

3. 位相差が 90° の整数倍となる周波数は？

準備課題 E7.4

基本4回路それぞれについて、角周波数を0から増していくとリサージュ図形はどのように変化するか、形状が特徴的となる角周波数を上げ、図を用いて説明せよ。